

(19)  
(12)

(KR)  
(B1)

(51) 。 Int. Cl.<sup>7</sup>  
H03K 5/22

(45)  
(11)  
(24)

2004 10 08  
10-0452231  
2004 10 01

(21) 10-2002-0072936  
(22) 2002 11 22

(65)  
(43)

10-2004-0044764  
2004 05 31

(73) 455-6

(72) 101 1015

102 1406

754-1 52 401

114 1201

(74)  
:

(54)

1 (+) 1 (-) 1  
2 2 (+) 1 2 (-) 1  
1 1 1 가 가 Q1 가 ,  
2 가 가 가 가 가 가 가 가  
2, R3, R4 가 가 (PDA), R1, R

1  
2 1 Q1  
3 2 Q2

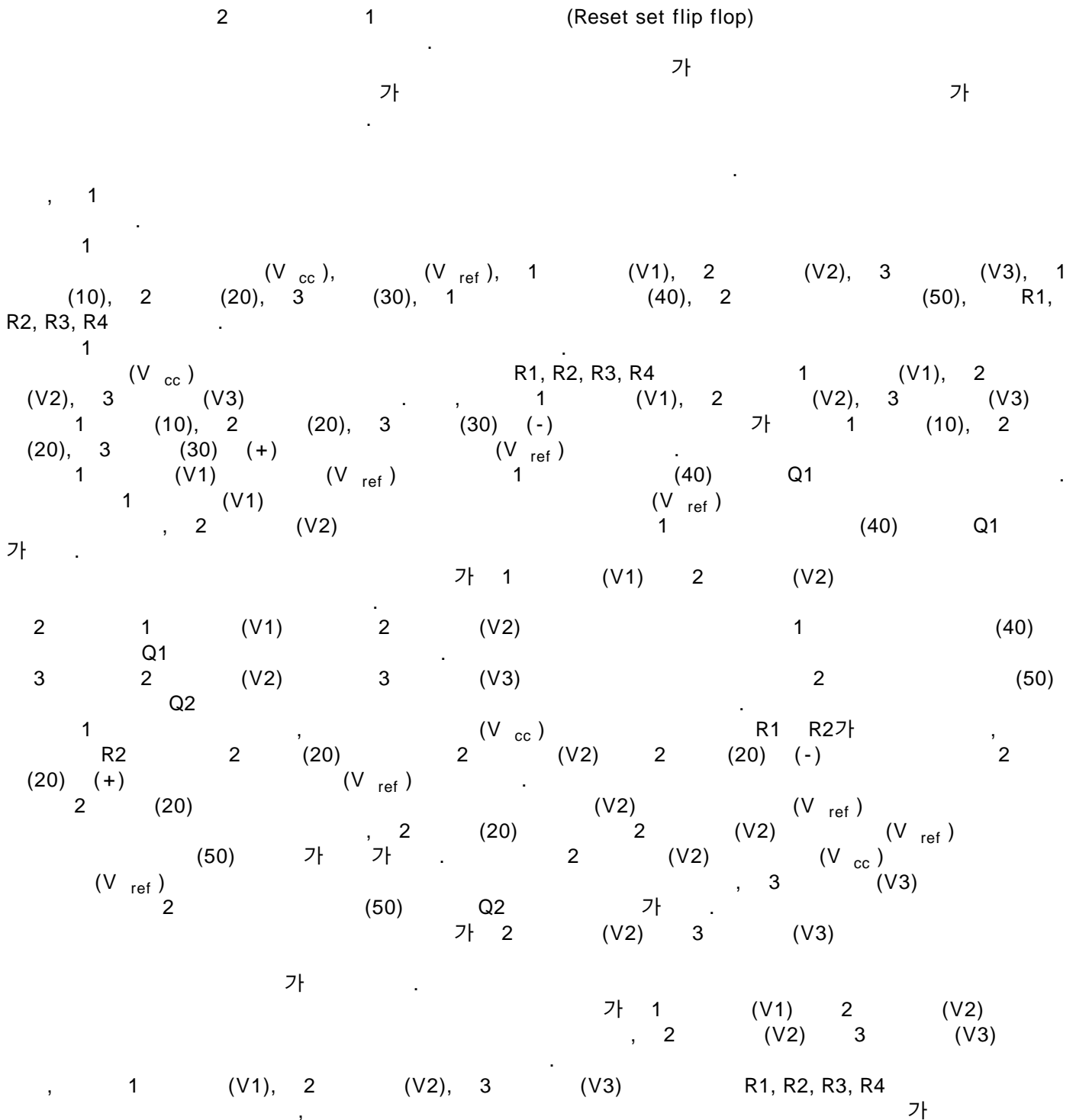
$V_{cc}$  : .  $V_{ref}$  :  
 V1, V2, V3 : 1, 2, 3 .  
 Q1, Q2 : 1, 2 .  
 R1, R2, R3, R4 : 1, 2, 3, 4 .  
 10, 20, 30 : 1, 2, 3 . 40, 50 : 1, 2 .

$V_{ref}$  (20) 1 1 (10) 2 (V2) 1 (V<sub>ref</sub>) (V1) 2 (V2) 2 (20)  
 1 (40) 1 Q1 (V1) 2 (V2) (+)  
 CMOS (-)

1995-024422

( $V_{ref}$ ) 1 (V1) ( $V_{ref}$ ) 2 (20) 1 (10) 2 (V2) 2 (V1) 1 (10)  
 ( $V_{ref}$ ) 1 (V1) ( $V_{ref}$ ) 가 (high)가 Q1 가 1 (V2) 2 (20) Q1 (low)가 2 (V2) 1 (10)  
 ( $V_{ref}$ ) (40)

(Reset set flip flop)



$$V1 = \frac{R2 + R3 + R4}{R1 + R2 + R3 + R4} \times V_{cc}$$

$$V2 = \frac{R3 + R4}{R1 + R2 + R3 + R4} \times V_{cc}$$

$$V3 = \frac{R4}{R1 + R2 + R3 + R4} \times V_{cc}$$

(PDA),

1 (V1) (V<sub>ref</sub>) (20) (hi)

1 (10) 1 (V1) (V<sub>ref</sub>) (V1) (V<sub>ref</sub>) 가 (20)

1 (10) Q1 가 (V2) (V<sub>ref</sub>) (V1) (V<sub>ref</sub>) 가 (hi)

(20) Q1 (low)가 2 (V2) (V<sub>ref</sub>) (40) 가

R1, R2, R3, R4 가 (PDA),

(57)

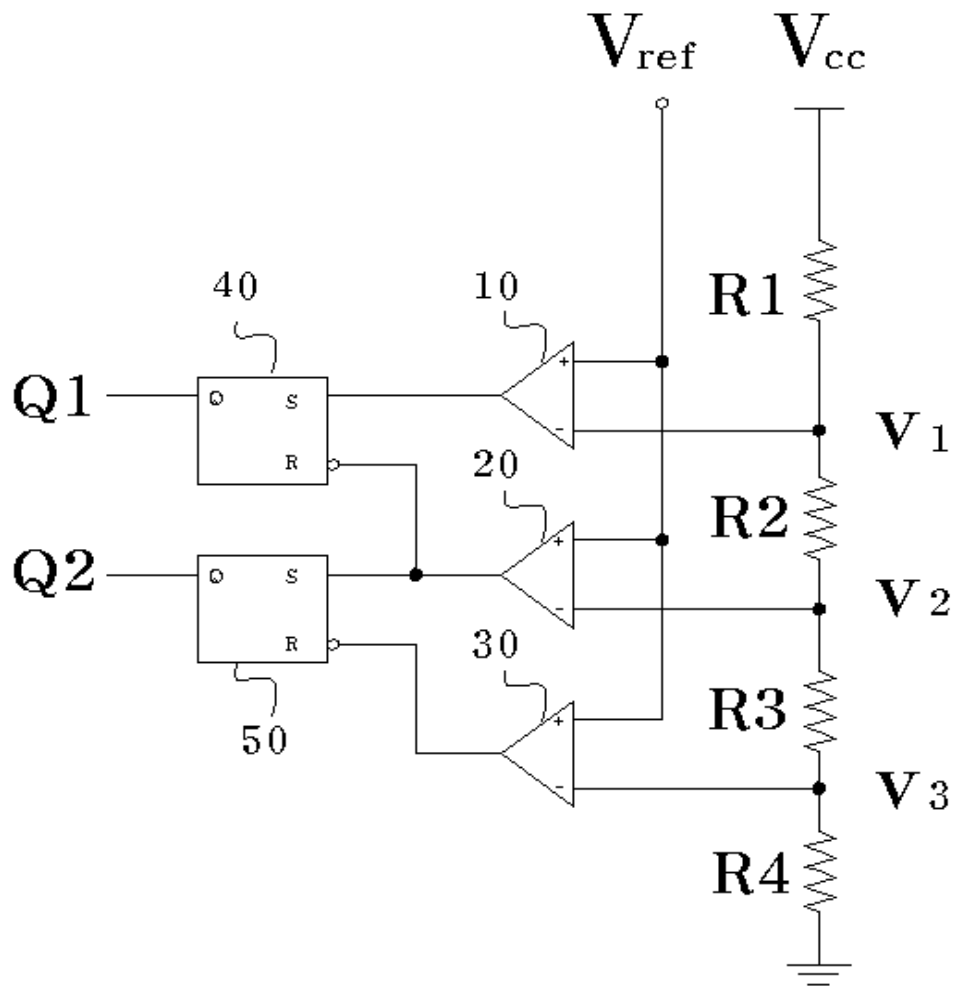
1.
 

1	(-)	1	(10);	1	(V <sub>1</sub> )	1	(+)	(V <sub>ref</sub> )
2	(-)	2	(20);	2	(V <sub>2</sub> )	2	(+)	(V <sub>ref</sub> )
가	(10)	가	(V <sub>1</sub> )	가	(V <sub>ref</sub> )	가	(40)	가
가	(20)	가	(V <sub>2</sub> )	가	(V <sub>ref</sub> )	가	(40)	가
2.
 

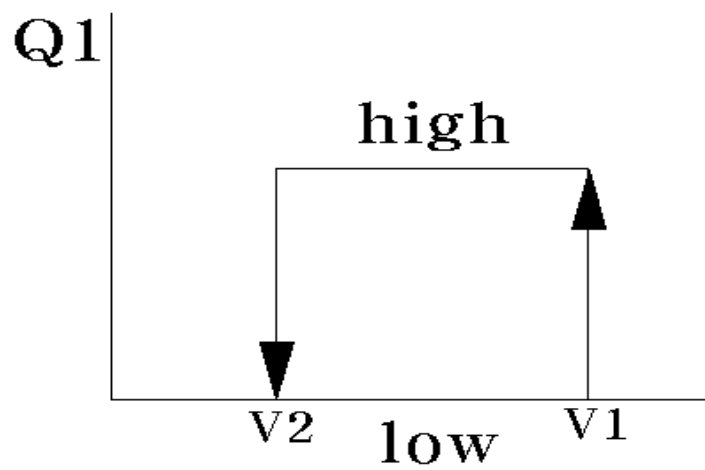
1	(20)	(50)	가	가	2	(20)	가	2	(V <sub>2</sub> )	(V <sub>ref</sub> )
							Q2가			(50)
3.
 

2	(50)	2	(20)	2	(V <sub>2</sub> )	(V <sub>ref</sub> )	(V <sub>ref</sub> )
)	가	3	(30)	3	(V <sub>3</sub> )	(50)	3 (30)가

1



2



3

