

[제 2025-514 호]

수료증

성 명 : 김재성

소속/직급 : 서울과학기술대학교 / 학사과정

교육 과정 : [Siemens] C/C++알고리즘 디자인으로부터 Verilog
RTL을 구현/생성할 수 있는 Catapult High Level
Synthesis 교육

교육 기간 : 2025년 06월 16일 ~ 2025년 06월 17일 (14시간)

위의 교육과정을 수료하였으므로
이 증서를 수여합니다.

2025년 06월 17일



반도체설계교육센터
소장 박인철

